

T/ZJBDT

团 体 标 准

T/ZJBDT 0XX—2026

车规级AI芯片电性参数测试方法

Method for testing the parameters of ambient light sensor chips

2026 - XX - XX 发布

2026 - XX - XX 实施

浙江省半导体行业协会 发 布

目 次

前言	II
1 范围	1
2 规范性引用文件	1
3 术语和定义	1
4 总体要求	2
5 参数测试	5

前 言

本文件按照GB/T 1.1—2020《标准化工作导则 第1部分：标准化文件的结构和起草规则》的规定起草。

请注意本文件的某些内容可能涉及专利。本文件的发布机构不承担识别专利的责任。

本文件由浙江省半导体行业协会提出并归口。

本文件起草单位：杭州朗迅科技股份有限公司、浙江大学、杭州知存智能科技有限公司、浙江机电职业技术大学、杭州芯云半导体集团有限公司、浙江科技大学、杭州万向职业技术学院、杭州芯云海半导体有限公司、芯云半导体（诸暨）有限公司、杭州芯光半导体有限公司等。

本文件主要起草人：徐振、丁勇、丁盛峰、卓婧、孙旭光、李其朋、李志凯、李汝勇等。

车规级 AI 芯片电性参数测试方法

1 范围

本文件规定了车规级 AI 芯片电性参数测试的测试环境、测试设备、测试项目及测试方法。

本文件适用于芯片设计厂商、封测厂商及第三方检测机构，对智能驾驶计算芯片、智能座舱计算芯片等车规级 AI 芯片的 FT（成品测试）阶段的电性参数筛选与验证。

2 规范化文件

下列文件中的内容通过文中的规范性引用而构成本文件必不可少的条款。其中，注日期的引用文件，仅该日期对应的版本适用于本文件；不注日期的引用文件，其最新版本（包括所有的修改单）适用于本文件。

标准编号	标准名称
AEC-Q100	Failure Mechanism Based Stress Test Qualification for Integrated Circuits
JESD22-A108	Temperature, Bias, and Operating Life
GB/T 17574	半导体器件 集成电路 第2部分：数字集成电路
GB/T 4587	半导体器件 分立器件和集成电路 第1部分：总则

3 术语、定义和缩略语

3.1 术语和定义

下列术语和定义适用于本文件。

1. 车规级AI芯片 Automotive-grade Artificial Intelligence Chip

满足汽车电子应用环境要求，具备神经网络计算能力，用于智能驾驶或智能座舱领域的集成电路芯片。

2. 晶圆测试 Circuit Probing; CP

在晶圆制造完成后，对晶圆上的每一颗芯片进行的电性测试。

3. 成品测试 Final Test; FT

芯片完成封装后，对成品芯片进行的电性测试。

4. 开短路测试 Open/Short Test; OS Test

验证芯片引脚与电源或地之间是否存在开路或短路缺陷的测试。

5. 输入漏电流 Input Leakage Current; I_{IH}/I_{IL}

当输入引脚施加高电平或低电平时，流入或流出引脚的漏电流。

6. 输出驱动能力 Output Drive Capability; V_{OH}/V_{OL}

输出引脚在指定负载条件下，输出高电平电压和输出低电平电压的能力。

7. 三温测试 Triple Temperature Test

分别在高温、常温、低温环境下进行的电性参数测试。

3.2 缩略语

下列缩略语适用于本文件。

1. DFT

Design For Test可测性设计，指为便于芯片测试而在设计阶段嵌入的测试电路结构。

2. AI

Automotive-grade Artificial Intelligence，人工智能。

3. ATE

Automatic Test Equipment，自动化测试设备。

4. LB

Load Board，负载板。

4 总体要求

4.1 环境要求

除另有规定外，电测试环境条件如下：

- a) 环境温度：23℃±5℃（18℃～28℃）；
- b) 相对湿度：20%～70%；
- c) 风速：≤0.2m/s；
- d) 测试区域内无影响仪器正常工作的气流、震动、与电磁干扰。
- e) 三温条件：测试应在以下温度条件下分别进行，并在每个温度点保温30分钟，待芯片温度稳定后进行测试：

高温（FT1）：150℃ ± 2℃

低温（FT2）：-50℃ ± 2℃

常温（FT3）：25℃ ± 2℃

注：具体温度值可根据芯片规格书及 AEC-Q100 等级要求进行调整。

4.2 测试设备要求

测试机：规定 ATE 设备的精度要求（如电压测量精度±0.1%，电流测量精度±1nA）、通道数量、速率要求。

探针台/分选机：规定与三温测试配套的温度控制精度、接触电阻要求。

校准：规定设备的校准周期及溯源性要求。

4.3 注意事项

4.3.1 环境或参考点温度偏离规定值的范围应符合器件详细规范的规定。

4.3.2 测试期间应避免震动等外界干扰对测试精度的影响，测试设备引起的测试误差应满足器件详细规范的要求。

4.3.3 测试期间，加到被测器件的电参量的精度应符合器件详细规范的规定。

4.3.4 被测器件与测试系统连接或断开时，不应超过器件的使用极限条件。

4.4 电参数符号

本规范采用的电参数文字符号按表1的规定。

表 1 电参数文字符号

符号	电参数
VDD _{typ}	电源管脚典型工作电压
VDD _{min}	电源管脚最小工作电压
VDD _{max}	电源管脚最大工作电压
I _{force}	施加电流

Vforce	施加电压
Imeasure	测量电流
Vmeasure	测量电压
I_{dd}	电源管脚工作电流
OS_VSS	芯片内部VSS端的ESD二极管导通测试参数
OS_VDD	芯片内部VDD端的ESD二极管导通测试参数
IIH	芯片输入高电平漏电
IIL	芯片输入低电平漏电
VIH	芯片输入高电平
VIL	芯片输入低电平
VOH	芯片输出高电平
VOL	芯片输出低电平

4.5 测试方案

4.5.1 测试环境搭建

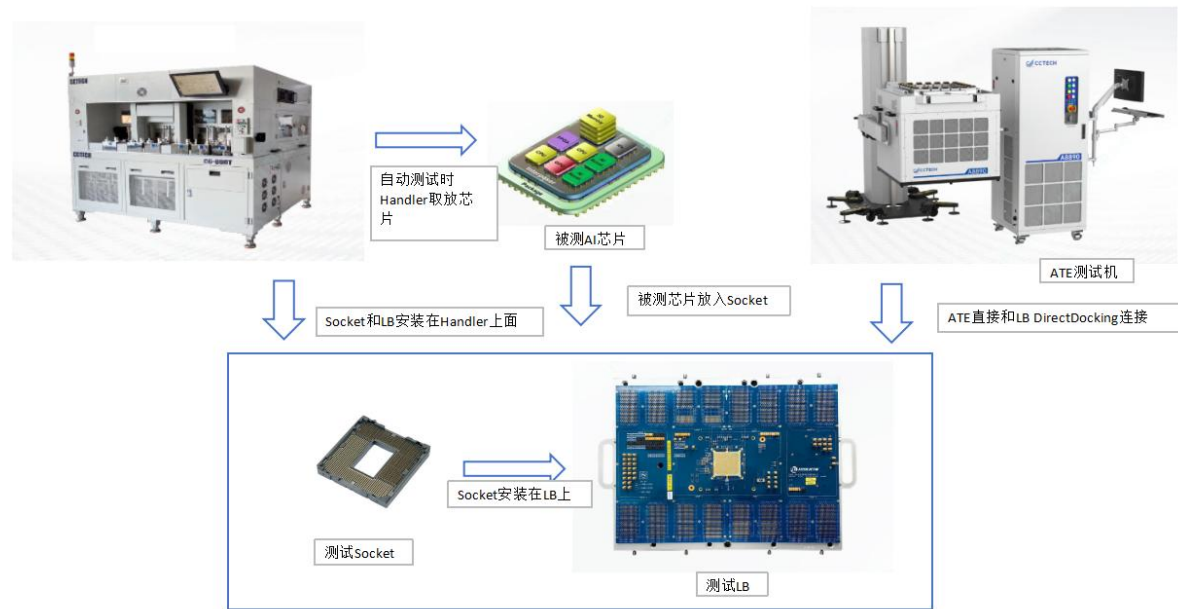


图 1 测试环境示意图

说明：

f) 被测对象：本次被测试器件为车规级AI芯片，测试的核心目标是验证其电性能功能是否正常。

g) 系统核心组成：

ATE 测试机：测试的信号激励与数据采集核心。

Handler（自动分选机）：负责芯片的自动化上料、取放与下料。

测试 LB（Load Board，负载板）：承载芯片测试的核心 PCB 板。

测试 Socket（测试插座）：安装在 LB 上，实现被测芯片与 LB 的电气连接。

h) 设备连接方式：

测试 Socket 安装在测试 LB 上，形成芯片的电气接口。

测试 LB 与 ATE 测试机通过 Direct Docking（直连对接）方式直接连接，实现高速、稳定的信号传输。

完整的 LB 与 Socket 组合，整体安装在 Handler 上，构成自动化测试平台。

i) 自动化测试流程：

测试开始后，Handler 自动将被测 AI 芯片从料盘取出。

Handler 将芯片精准放入安装在 LB 上的测试 Socket 中，完成物理与电气连接。

ATE 测试机通过 LB 与 Socket 向芯片施加预设的测试激励信号。

ATE 同步采集芯片反馈的电信号，与预期结果进行比对，判断芯片是否合格。

测试完成后，Handler 根据 ATE 的测试结果，将芯片自动分选出良品与不良品，放入对应的料盘中。

4.5.2 PCB 信号连接示意图

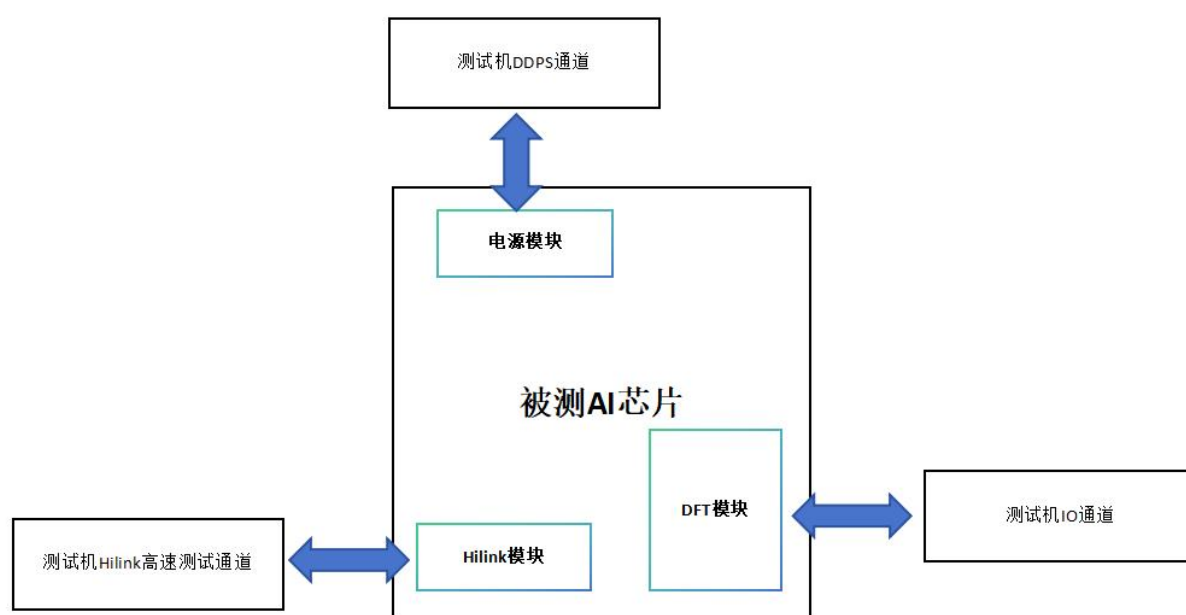


图 2 PCB 信号连接示意图

说明：

- a) PCB 主要实现 ATE 测试机资源与被测 AI 芯片的连接功能；
- b) 电源连接采用开尔文连接形式，通过测试机 DPS 通道连接至被测 AI 芯片的电源模块，以保证施加在芯片电源管脚上的电压精度；
- c) 测试机 I/O 通道为 ATE 测试机的数字测试资源，连接至被测 AI 芯片，支持直流参数测试与交流功能测试；
- d) 测试机通过高速测试通道（Hlink）连接至被测 AI 芯片的 Hlink 模块，用于配置芯片参数及读取内部返回值；
- e) 测试机通过 DFT 专用通道连接至被测 AI 芯片的 DFT 模块，用于加载并运行 DFT 测试向量，验证芯片内部逻辑单元的完整性。

5 测试项目

5.1 开路_短路测试

5.1.1 测试目的

验证芯片所有引脚相对于电源和地的二极管结构完整性，检测是否存在开路或短路缺陷。

5.1.2 测试程序

测试程序如下：

- a) 温度设定：分别在高温（150℃）、常温（25℃）、低温（-50℃）下执行本测试，每个温度点保温 30 分钟。
- b) 准备：将芯片接入测试系统，芯片电源脚输入电压 0 V。
- c) 地端测试：
 - 在芯片涉及内部二极管的引脚上分别施加 -100 μ A 强制电流。
 - 施加时，其余所有引脚接地（0 V）。
 - 依次读取这些引脚的电压($V_{measure}$)，记为（OS_VSS）。
- d) 电源端测试：
 - 在芯片涉及内部二极管的引脚上分别施加 +100 μ A 强制电流。
 - 施加时，其余所有引脚接地（0 V）。
 - 依次读取这些引脚的电压($V_{measure}$)，记为（OS_VDD）。
- e) 结果判定：
 - OS_VSS应在 -0.8 V ~ 0.2 V 范围内。
 - OS_VDD应在 0.2 V ~ 0.8 V 范围内。
 - 三个温度点均符合要求的，判为合格；任一温度点失效，判为不合格。

5.2 输入漏电流测试

5.2.1 目的

验证芯片输入引脚在施加高电平或低电平时，流入或流出引脚的漏电流是否在规格书限值范围内。

5.2.2 测试程序

测试序如下：

- a) 温度设定：分别在高温（150℃）、常温（25℃）、低温（-50℃）下执行本测试。
- b) 准备：将芯片接入测试系统；芯片电源脚输入标称电压（VDDtyp）；等待 5 ms（延时长度可根据芯片电源引脚外围电容值进行调整）。
- c) 高电平漏电流测试：
 - 在芯片输入引脚/双向引脚上施加逻辑高电平电压。
 - 逻辑高电平电压值：3.3V TTL电路为3.3V，5V TTL电路为5V，CMOS电路为数字电路电源值（通常为3.3V 或1.8V），具体值遵从芯片规格书。
 - 读取输入引脚的电流（I_{measure}），记为（IIH）。
- d) 低电平漏电流测试：

- 在芯片输入引脚/双向引脚上施加逻辑低电平电压（0 V）。
 - 读取输入引脚的电流（ $I_{measure}$ ），记为（ I_{IL} ）。
- e) 结束：芯片电源管脚断电。测试完毕后，芯片是否断电，取决于测试需求，验证测试优先选择断电，量产测试优先选择不断电。
- f) 结果判定：（ I_{IH} ）和（ I_{IL} ）均小于规格书限值的，判为合格。

5.3 输出驱动电流测试

5.3.1 目的

验证芯片输出引脚在指定负载条件下，输出高电平电压（ V_{OH} ）和输出低电平电压（ V_{OL} ）是否满足接口电平要求。

5.3.2 测试程序

测试程序如下：

- 1.
 2. 准备：
 -
 3. 输出高电平测试：
 - 设置芯片输出引脚为逻辑高电平状态。
 - 逻辑高电平电压值：3.3 V TTL电路为 3.3 V，5 V TTL电路为 5 V，CMOS电路为数字电路电源值（通常为 3.3 V 或 1.8 V），具体值遵从芯片规格书。
 - 读取输出引脚的电压（ $V_{measure}$ ），记为（ V_{OH} ）。
 4. 输出低电平测试：
 - 设置芯片输出引脚为逻辑低电平状态。
 - 读取输出引脚的电压（ $V_{measure}$ ），记为（ V_{OL} ）。
 5. 结束：芯片电源管脚断电。
 6. 结果判定：
 - （ V_{OH} ）应大于规格书规定的最小值（如（ $V_{DD} - 0.4$ ）V）。
 - （ V_{OL} ）应小于规格书规定的最大值（如 0.4 V）。
 - 两者均符合要求的，判为合格。
- a) 温度设定：分别在高温（150℃）、常温（25℃）、低温（-50℃）下执行本测试。
- b) 准备：将芯片接入测试系统；芯片电源脚输入标称电压（ V_{DDtyp} ）；等待 5 ms（延时长度可根据芯片电源引脚外围电容值进行调整）。
- c) 输出高电平测试：
 - 设置芯片输出引脚为逻辑高电平状态。
 - 逻辑高电平电压值：3.3 V TTL电路为 3.3 V，5 V TTL电路为 5 V，CMOS电路为数字电路电源值（通常为 3.3 V 或 1.8 V），具体值遵从芯片规格书。
 - 读取输出引脚的电压（ $V_{measure}$ ），记为（ V_{OH} ）。
- d) 输出低电平测试：
 - 设置芯片输出引脚为逻辑低电平状态。
 - 读取输出引脚的电压（ $V_{measure}$ ），记为（ V_{OL} ）。

- e) 结束：芯片电源管脚断电。测试完毕后，芯片是否断电，取决于测试需求，验证测试优先选择断电，量产测试优先选择不断电。
- f) 结果判定：
 - (VOH) 应大于规格书规定的最小值。
 - (VOL) 应小于规格书规定的最大值。
 - 两者均符合要求的，判为合格。

5.4 通信协议测试

5.4.1 目的

验证芯片的高速通信接口（如 NVLink、HiLink、PCIe、以太网等）的协议功能是否正常。

5.4.2 测试程序

测试程序如下：

- a) 温度设定：分别在高温（150℃）、常温（25℃）、低温（-50℃）下执行本测试；
- b) 准备：将芯片接入测试系统；芯片电源脚输入标称电压（VDDtyp）；等待 5 ms（延时长度可根据芯片电源引脚外围电容值进行调整）；
- c) 通信握手测试：
 - 测试机模拟发送通信呼叫信号。
 - 测试机读取芯片的通信应答信号。
- d) 数据通信协议：
 - 测试机模拟发送通信信号，要求芯片返回指定寄存器的数据。
 - 测试机读取芯片的通信返回信号。
- e) 结果判定：
 - 应答信号响应正常。
 - 返回数据与预期值一致。
 - 两者均符合要求的，判为合格。
- f) 结束：芯片电源管脚断电。

5.5 DFT 可测性设计测试

5.5.1 目的

利用芯片内部集成的DFT电路（如扫描链、BIST），验证芯片内部逻辑单元和存储单元的物理功能完整性。

5.5.2 测试程序

测试程序如下：

- a) 温度设定：本测试主要在常温（25℃）下进行，可根据需要在三温条件下抽测；
- b) 准备：将芯片接入测试系统；芯片电源脚输入标称电压（VDDtyp）；等待 5 ms（延时长度可根据芯片电源引脚外围电容值进行调整）；

- c) 向量加载与运行：
 - 测试机加载 DFT 测试向量 (DFT Pattern)。
 - 测试机运行 DFT 测试向量。
- d) 结果判定：芯片输出响应与预期值一致的，判为合格。
- e) 结束：芯片电源管脚断电。测试完毕后，芯片是否断电，取决于测试需求，验证测试优先选择断电，量产测试优先选择不断电。

5.6 功耗测试

5.6.1 目的

测试芯片在静态和动态模式下功耗是否正常。

5.6.2 测试程序

测试程序如下：

- a) 温度设定：分别在高温 (150℃)、常温 (25℃)、低温 (-50℃) 下执行本测试。
- b) 准备：将芯片接入测试系统；芯片电源脚输入标称电压 (V_{DDtyp})；等待 5 ms (延时长度可根据芯片电源引脚外围电容值进行调整)；
- c) 静态功耗测试：
 - 配置芯片进入静态模式 (待机模式)。
 - 静态模式的配置向量随芯片定制，遵从芯片规格书。
 - 在电源管脚测量电流，记为 (I_{CC_static})。
- d) 动态功耗测试：
 - 配置芯片进入动态模式 (工作模式)。
 - 动态模式的配置向量随芯片定制，遵从芯片规格书。
 - 在电源管脚测量电流，记为 ($I_{CC_dynamic}$)。
- e) 结果判定：
 - (I_{CC_static}) 小于规格书限值的，判为合格。
 - ($I_{CC_dynamic}$) 小于规格书限值的，判为合格。
- f) 结束：芯片电源管脚断电。