

# T/ZJBDT

## 团 体 标 准

T/ZJBDT 002—2024

### 环境光传感器芯片参数测试方法

Method for testing the parameters of ambient light sensor chips

2024 - 08 - 14 发布

2024 - 08 - 14 实施

浙江省半导体行业协会 发布

## 目 次

前言 .....	II
1 范围 .....	1
2 规范性引用文件 .....	1
3 术语和定义 .....	1
4 总体要求 .....	2
5 参数测试 .....	4

## 前 言

本文件按照GB/T 1.1—2020《标准化工作导则 第1部分：标准化文件的结构和起草规则》的规定起草。

请注意本文件的某些内容可能涉及专利。本文件的发布机构不承担识别专利的责任。

本文件由浙江省半导体行业协会提出并归口。

本文件起草单位：杭州朗迅科技股份有限公司、浙江大学、杭州芯云半导体技术有限公司、浙江科技大学、浙江机电职业技术大学、西安电子科技大学杭州研究院、杭州友旺电子有限公司、杭州士兰微电子股份有限公司、杭州芯翼科技有限公司、芯云半导体（诸暨）有限公司、杭州芯海半导体技术有限公司、芯云纵横半导体(上海)有限公司。

本文件主要起草人：徐振、丁勇、赵达君、李志凯、丁盛峰、李其朋、卓婧、陈冰、张志忠、姜飞帆、欧阳震、蒋宏业。

# 环境光传感器芯片参数测试方法

## 1 范围

本文件描述了环境光传感器芯片的开路\_短路测试、输入漏电测试、IIC\_读写测试、输入输出高低电平测试、Efuse 判断测试、基准频率测试、功耗测试、暗光校准测试、Efuse 烧写测试、基准频率检查测试、暗光校准检查测试、固定光强校准检查测试等测试方法。

本文件适用于环境光传感器芯片参数测试。

## 2 规范化文件

本文件无规范性引用文件。

## 3 术语、定义和缩略语

### 3.1 术语和定义

下列术语和定义适用于本文件。

烧写：对一次性可编程存储器对应位进行熔断，达到配置芯片非易失性存储单元数据的目的。

暗光：芯片处于完全无光的环境下。

验证测试：验证测试是指对芯片进行功能/性能测试，以判断芯片是否符合用户需求和规格说明书中所列出的要求。通常聚焦于对芯片各个参数进行独立测试获取结果，不强调通过一个完整的流程完成芯片各个参数的测试，因不影响芯片发货成本，故对测试时间不敏感。

量产测试：量产测试是指在集成电路生产流程中，对已经完成设计和验证的芯片进行大规模生产的测试过程，确保芯片满足规格要求，通常聚焦于通过一个完整的流程完成芯片各个参数的测试，并筛选出最终的合格芯片，因测试时间的长短影响芯片发货成本，故对测试时间敏感。

### 3.2 缩略语

下列缩略语适用于本文件。

SPEC: Specification, 芯片规格表。

PIN: 芯片管脚。

VDD: Voltage Drain Drain, 器件电源管脚。

IIC: Inter-Integrated Circuit, 集成电路总线。

Efuse: Electronic Fuse, 电子熔丝。

Lux: 勒克斯, (法定符号lx) 是照度的单位。

ATE: Automatic Test Equipment, 自动测试设备用于半导体芯片测试。

DPS: Device Power Supply, ATE测试机台中的器件电源供给板卡。

PE: PIN Electronic, ATE测试机台中的数字测试板卡。

Active Load: Active Load, 动态负载。

TTL: Transistor-Transistor-Logic 晶体管-晶体管逻辑电路。

CMOS: Complementary Metal Oxide Semiconductor 互补金属氧化物半导体。

## 4 总体要求

### 4.1 环境要求

除另有规定外，电测试环境条件如下：

- a) 环境温度：23℃±5℃（18℃~28℃）；
- b) 相对湿度：20%~70%；
- c) 风速：≤0.2m/s；
- d) 测试区域内无影响仪器正常工作的气流、震动、与电磁干扰。

### 4.2 注意事项

4.2.1 环境或参考点温度偏离规定值的范围应符合器件详细规范的规定。

4.2.2 测试期间应避免震动等外界干扰对测试精度的影响，测试设备引起的测试误差应满足器件详细规范的要求。

4.2.3 测试期间，加到被测器件的电参量的精度应符合器件详细规范的规定。

4.2.4 被测器件与测试系统连接或断开时，不应超过器件的使用极限条件。

### 4.3 电参数符号

本规范采用的电参数文字符号按表1的规定。

表 1 电参数文字符号

符号	电参数
VDD <sub>typ</sub>	电源管脚典型工作电压
VDD <sub>min</sub>	电源管脚最小工作电压
VDD <sub>max</sub>	电源管脚最大工作电压
I <sub>force</sub>	施加电流
V <sub>force</sub>	施加电压
I <sub>measure</sub>	测量电流
V <sub>measure</sub>	测量电压
I <sub>dd</sub>	电源管脚工作电流
OS_VSS	芯片内部VSS端的ESD二极管导通测试参数
OS_VDD	芯片内部VDD端的ESD二极管导通测试参数
I <sub>IH</sub>	芯片输入高电平漏电
I <sub>IL</sub>	芯片输入低电平漏电
V <sub>IH</sub>	芯片输入高电平
V <sub>IL</sub>	芯片输入低电平
V <sub>OH</sub>	芯片输出高电平
V <sub>OL</sub>	芯片输出低电平

### 4.4 测试方案

#### 4.4.1 测试环境搭建

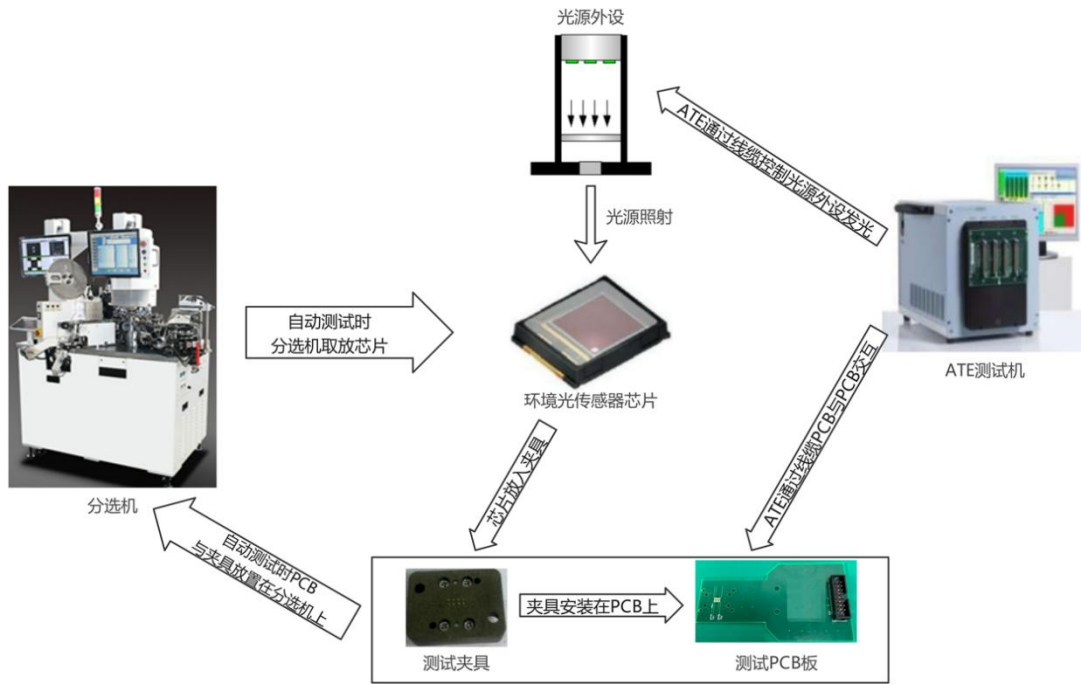


图 1 测试环境示意图

说明：

- a) 被测试器件为环境光传感器芯片；
- b) 测试夹具安装在PCB上，ATE分别与PCB测试机以及光源外设进行连接；
- c) 验证测试时，被测器件放入测试夹具，ATE测试机给芯片以及光源外设施加激励，并接收芯片发送的电信号进行测试；
- d) 量产测试时，在验证测试环境的基础上，增加分选机，进行芯片的自动取放与分类等工作；
- e) 测试设备为ATE测试机，典型的型号有Chroma 3380P, ADVAN 93K, Teradyne ULFEX等，也可选用其他能满足被测器件电性能要求的ATE测试机。

#### 4.4.2 PCB 信号连接示意图

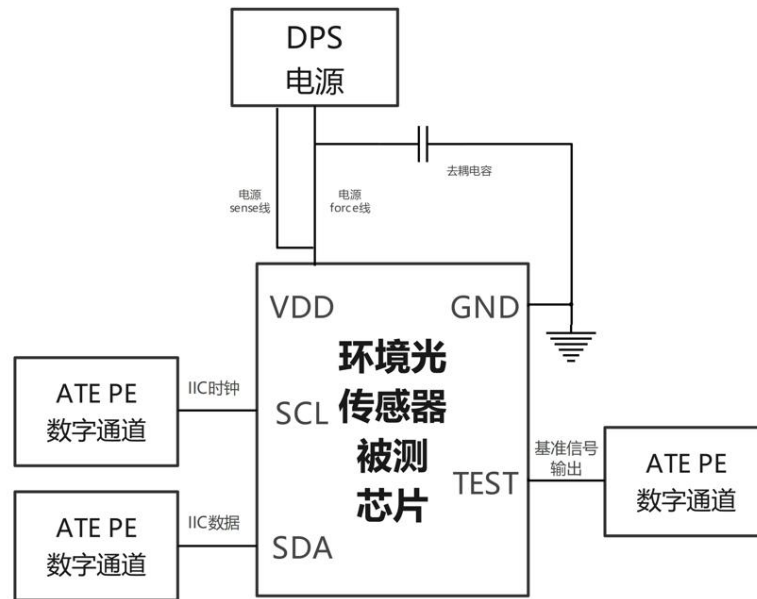


图 2 PCB 信号连接示意图

说明：

- PCB主要实现ATE测试机资源与测试夹具的连接功能；
- 电源连接需要使用开尔文连接形式，保证施加在芯片电源管脚的电源电压精度；
- ATE PE数字通道为ATE测试机的数字测试资源，可以进行直流测试与交流测试；
- 测试机通过芯片SCL与SDA的IIC管脚配置芯片，并获取芯片内部的返回值；
- 芯片TEST管脚为此类器件的典型模拟信号输出管脚，可进行各类基准值测试。

## 5 测试项目

### 5.1 开路\_短路测试

#### 5.1.1 目的

测试芯片引脚的内部连接关系。

#### 5.1.2 测试程序

测试程序如下：

- 将器件接入系统中；
- 器件电源脚输入电压 0V；
- 在芯片涉及内部二极管的 PIN 上分别施加  $I_{force} -100 \mu A$ ；
- 在一个管脚上施加  $I_{force} -100 \mu A$  时，其余所有管脚给 0V；
- 依次读取这些 PIN 的电压  $V_{measure}$ ，记为测量结果 OS\_VSS；
- 在芯片涉及内部二极管的 PIN 上分别施加  $I_{force} 100 \mu A$ ；
- 在一个管脚上施加  $I_{force} 100 \mu A$  时，其余所有管脚给 0V；
- 读取这些 PIN 的电压  $V_{measure}$ ，记为测量结果 OS\_VDD；
- 根据 SPEC 进行测试判决，判断测试值是否满足要求，常规门限为 OS\_VSS:  $-0.8V \sim 0.2V$ ，OS\_VDD:  $0.2V \sim 0.8V$ ，落在门限范围内，结果为通过。

## 5.2 输入漏电测试

### 5.2.1 目的

测试芯片输入管脚在输入高低电平时的漏电流是否正常。

### 5.2.2 测试程序

测试序如下：

- a) 将器件接入系统中；
- b) 器件电源脚输入电压  $VDD_{typ}$ ；
- c) 等待 5ms，延时长度可根据器件 VDD PIN 外围所接的电容值来做调整；
- d) 在芯片输入 PIN/双向 PIN 上施加高电平点压，3.3V TTL 电路为 3.3V，5V TTL 电路为 5V。CMOS 电路为数字电路电源值，通常为 3.3V 或 1.8V，遵从器件 SPEC；
- e) 读取输入 PIN 的电流  $I_{measure}$ ，记为测量结果 I<sub>IH</sub>；
- f) 在芯片输入 PIN/双向 PIN 上施加逻辑低电平电压；
- g) 读取输入 PIN 的电流  $I_{measure}$ ，记为测量结果 I<sub>IL</sub>；
- h) 器件电源管脚断电；
- i) 根据 SPEC 进行测试判决，判断测试值是否满足要求，落在门限范围内，结果为通过；
- j) 测试完毕后，器件是否断电，取决于测试需求，验证测试优先选择断电，量产测试优先选择不断电。

## 5.3 IIC\_读写测试

### 5.3.1 目的

测试芯片IIC读写功能是否正常。

### 5.3.2 测试程序

测试程序如下：

- a) 将器件接入系统中；
- b) 器件电源脚输入电压  $VDD_{typ}$ ；
- c) 等待 5ms，延时长度可根据器件 VDD PIN 外围所接的电容值来做调整；
- d) IIC 数据管脚施加动态负载电流，负载电流根据上拉电压/电阻来设定，常规 IIC 上拉电阻为 2.2K/4.7K/10K，将数据管脚输出电平上拉至所需电压，常规电平为 1.8V/3.3V/3.6V，实际值由被测器件 SPEC 决定；
- e) 通过 IIC 接口 (SCL 和 SDA PIN) 读取指定寄存器值，判断回读内容是否与预期默认值一致；
- f) 通过 IIC 接口对芯片可读写寄存器进行 0x00 内容写读测试，判断读内容是否与写内容一致；
- g) 通过 IIC 接口对芯片可读写寄存器进行 0x55 内容写读测试，判断读内容是否与写内容一致；
- h) 通过 IIC 接口对芯片可读写寄存器进行 0xAA 内容写读测试，判断读内容是否与写内容一致；
- i) 通过 IIC 接口对芯片可读写寄存器进行 0xFF 内容写读测试，判断读内容是否与写内容一致；
- j) e-h 的四条测试判决，测量结果均为真后，测试结果才为通过；
- k) 测试完毕后，器件是否断电，取决于测试需求，验证测试优先选择断电，量产测试优先选择不断电。



## 5.4 输入输出高低电平测试

### 5.4.1 目的

测试器件识别输入高低电平和输出高低电平的能力。

### 5.4.2 测试原理图

### 5.4.3 测试程序

测试程序如下：

- a) 将器件接入系统中；
- b) 器件电源脚输入额定的电压  $VDD_{typ}$ ；
- c) 等待 5ms，延时长度可根据器件 VDD PIN 外围所接的电容值来做调整；
- d) 加严输入管脚的高低电平值  $V_{IH}$  和  $V_{IL}$ ；
- e) 加严输出仪器数字通道的高低比较电平  $VOH$  和  $VOL$ ，CMOS 电路的  $V_{IH}$  和  $V_{IL}$  电平为 2.4V 和 0.4V  
CMOS 电路的  $VOH$  和  $VOL$  电平一般为  $80\%*VDD_{typ}$  和  $20\%*VDD_{typ}$ ，动态负载电流选用  $\pm 1mA$ ；
- f) 运行功能向量，通常是 IIC 对于特定寄存器的读写，随器件定制；
- g) 观测测量结果(向量运行结果)是否通过来进行测试判决，结果为真时，测试结果为通过；
- h) 测试完毕后，器件是否断电，取决于测试需求，验证测试优先选择断电，量产测试优先选择不断电。

## 5.5 Efuse 判断测试

### 5.5.1 目的

测试芯片是否进行过烧写动作。

### 5.5.2 测试原理图

### 5.5.3 测试程序

测试程序如下：

- a) 将器件接入系统中；
- b) 器件电源脚输入额定的电压  $VDD_{typ}$ ；
- c) 等待 5ms，延时长度可根据器件 VDD PIN 外围所接的电容值来做调整；
- d) IIC 数据管脚施加动态负载电流，负载电流根据上拉电压/电阻来设定，常规 IIC 上拉电阻为 2.2K/4.7K/10K，将数据管脚输出电平上拉至所需电压，常规电平为 1.8V/3.3V/3.6V，实际值由被测器件 SPEC 决定；
- e) 通过 IIC 接口(SCL 和 SDA PIN)读取烧写状态寄存器值，判断芯片是否被烧写过；
- f) 若芯片烧写寄存器回读值为未烧写状态，则芯片为未烧写芯片。若芯片烧写寄存器回读值为已烧写状态，则芯片为已烧写芯片。烧写状态寄存器的读取流程及值的意义，遵从器件 SPEC；
- g) 程序中记录芯片烧写标志位，并通过烧写标志位的回读状态；
- h) 测试完毕后，器件是否断电，取决于测试需求，验证测试优先选择断电，量产测试优先选择不断电。

## 5.6 基准频率测试

### 5.6.1 目的

测试芯片的内部基准频率是否正常。

### 5.6.2 测试程序

测试程序如下：

- a) 仅当芯片烧写标志位状态为未烧写时，执行此测试项；
- b) 将器件接入系统中；
- c) 器件电源脚输入额定的电压  $VDD_{typ}$ ；
- d) 等待 5ms，延时长度可根据器件 VDD PIN 外围所接的电容值来做调整；
- e) 配置芯片进入基准频率输出状态，基准频率输出状态的配置向量，随器件定制；
- f) 在 TEST 管脚测量频率值，计算并记录与目标基准频率的偏差，记为测量结果，TEST 管脚为此类芯片的典型管脚名称，如特定产品有不同定义，遵从器件 SPEC；
- g) 将测量结果进行测试判决，落在门限范围内，结果为通过；
- h) 测试完毕后，器件是否断电，取决于测试需求，验证测试优先选择断电，量产测试优先选择不断电。

## 5.7 功耗测试

### 5.7.1 目的

测试芯片在静态和动态模式下功耗是否正常。

### 5.7.2 测试程序

测试程序如下：

- a) 将器件接入系统中；
- b) 器件电源脚输入额定的电压  $VDD_{typ}$ ；
- c) 等待 5ms，延时长度可根据器件 VDD PIN 外围所接的电容值来做调整；
- d) 配置芯片进入静态模式，芯片静态模式和动态模式的配置向量，随器件定制；
- e) 在电源管脚测量电流，记为测量结果；
- f) 进行测试判决，落在门限范围内，结果为通过；
- g) 配置芯片进入动态模式；
- h) 在电源管脚测量电流，记为测量结果；
- i) 进行测试判决，落在门限范围内，结果为通过；
- j) 测试完毕后，器件是否断电，取决于测试需求，验证测试优先选择断电，量产测试优先选择不断电。

## 5.8 暗光校准测试

### 5.8.1 目的

测试芯片在暗光环境下，感光输出值是否正常。

### 5.8.2 测试程序

测试程序如下：

- a) 将器件接入系统中；
- b) 本测试项芯片传感器需要置于完全无环境光影响的密闭暗场环境内；
- c) 器件电源脚输入额定的电压  $VDD_{typ}$ ；
- d) 等待 5ms，延时长度可根据器件 VDD PIN 外围所接的电容值来做调整；
- e) IIC 数据管脚施加动态负载电流，负载电流根据上拉电压/电阻来设定，常规 IIC 上拉电阻为 2.2K/4.7K/10K，将数据管脚输出电平上拉至所需电压，常规电平为 1.8V/3.3V/3.6V，实际值由被测器件 SPEC 决定；
- f) 配置芯片进入感光模式；
- g) 通过指定寄存器值回读，计算芯片感光值，计算并记录与目标基准值的偏差，记为测量结果，与目标基准值的差值，在后续测试项内会作为补偿值烧写入芯片，保证芯片暗光感光值精确；
- h) 进行测试判决，符合器件门限值规定的，结果为通过；
- i) 测试完毕后，器件是否断电，取决于测试需求，验证测试优先选择断电，量产测试优先选择不断电。

## 5.9 Efuse 烧写测试

### 5.9.1 目的

将基准偏差烧写入芯片，补偿芯片的基准频率、暗光感光数值保证对应输出的精确性。

### 5.9.2 测试程序

测试程序如下：

- a) 将器件接入系统中；
- b) 器件电源脚输入额定的电压  $VDD_{typ}$ ；
- c) 等待 5ms，延时长度可根据器件 VDD PIN 外围所接的电容值来做调整；
- d) IIC 数据管脚施加动态负载电流，负载电流根据上拉电压/电阻来设定，常规 IIC 上拉电阻为 2.2K/4.7K/10K，将数据管脚输出电平上拉至所需电压，常规电平为 1.8V/3.3V/3.6V，实际值由被测器件 SPEC 决定；
- e) 根据烧写流程，将基准频率偏差与暗光感光偏差的码字，写入对应寄存器，并将烧写标志位置为真。芯片烧写流程，随器件定制；
- f) 回读烧写标志位记为测量结果；
- g) 进行测试判决，标志位为真时，测试通过；
- h) 测试完毕后，器件是否断电，取决于测试需求，验证测试优先选择断电，量产测试优先选择不断电。

## 5.10 基准频率检查测试

### 5.10.1 目的

测试烧写后，芯片的基准频率输出值是否正常。

### 5.10.2 测试程序

测试程序如下：

- a) 将器件接入系统中；
- b) 器件电源脚输入额定的电压  $VDD_{typ}$ ；
- c) 等待 5ms，延时长度可根据器件 VDD PIN 外围所接的电容值来做调整；
- d) 配置芯片进入基准频率输出状态，基准频率输出状态的配置向量，随器件定制；
- e) 在 TEST 管脚测量频率值，记为测量结果，测量管脚，随器件定制；
- f) 进行测试判决，符合器件门限值规定的，结果为通过；
- g) 测试完毕后，器件是否断电，取决于测试需求，验证测试优先选择断电，量产测试优先选择不断电。

## 5.11 暗光校准检查测试

### 5.11.1 目的

测试烧写后，芯片在暗光环境下，感光输出值是否正常。

### 5.11.2 测试程序

测试程序如下：

- a) 将器件接入系统中；
- b) 本测试项芯片传感器需要置于完全无环境光影响的密闭暗场环境内；
- c) 器件电源脚输入额定的电压  $VDD_{typ}$ ；
- d) 等待 5ms，延时长度可根据器件 VDD PIN 外围所接的电容值来做调整；
- e) IIC 数据管脚施加动态负载电流，负载电流根据上拉电压/电阻来设定，常规 IIC 上拉电阻为 2.2K/4.7K/10K，将数据管脚输出电平上拉至所需电压，常规电平为 1.8V/3.3V/3.6V，实际值由被测器件 SPEC 决定；
- f) 配置芯片进入感光模式，芯片感光模式的配置向量，随器件定制；
- g) 通过指定寄存器值回读，计算芯片感光值，记为测量结果；
- h) 进行测试判决，符合器件门限值规定的，结果为通过；
- i) 测试完毕后，器件是否断电，取决于测试需求，验证测试优先选择断电，量产测试优先选择不断电。

## 5.12 固定光强校准检查测试

### 5.12.1 目的

测试芯片在指定光强环境下的感光数值是否正常。

### 5.12.2 测试程序

测试程序如下：

- a) 将器件接入系统中；
- b) 控制外设光源给芯片施加指定强度的光，外设光源施加的光强度，及波长值，均随器件定制；
- c) 器件电源脚输入额定的电压  $VDD_{typ}$ ；
- d) 等待 5ms，延时长度可根据器件 VDD PIN 外围所接的电容值来做调整；

- e) IIC 数据管脚施加动态负载电流，负载电流根据上拉电压/电阻来设定，常规 IIC 上拉电阻为 2.2K/4.7K/10K，将数据管脚输出电平上拉至所需电压，常规电平为 1.8V/3.3V/3.6V，实际值由被测器件 SPEC 决定；
- f) 配置芯片进入感光模式，芯片感光模式的配置向量，随器件定制；
- g) 通过指定寄存器值回读，计算芯片感光值，记为测量结果；
- h) 进行测试判决，符合器件门限值规定的，结果为通过；
- i) 测试完毕后，器件是否断电，取决于测试需求，验证测试优先选择断电，量产测试优先选择不断电。

本标准未约束流程必须包含固定光通量多点条件下的校准测试，用户可根据不同产品要求自行增加固定光通量点条件下的测试与校准，并在补偿码字烧写后，在检查阶段拟合出最终的校准曲线，加大对芯片光感性能的卡控。